

19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

Offenlegungsschrift
DE 3639604 A1

21 Aktnummer: P 36 39 604.4
22 Anmeldetag: 20. 11. 86
23 Offenlegungstag: 26. 5. 88

51 Int. Cl. 4:
H05K 3/18
H05K 3/24
// H05K 1/16,
H01L 49/02,
H01G 4/40

Behördeneigentum

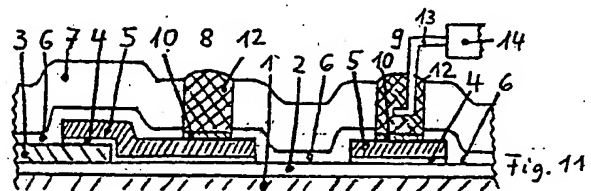
DE 3639604 A1

71 Anmelder:
BBC Brown Boveri AG, 6800 Mannheim, DE

72 Erfinder:
Krokozinski, Hans-Joachim, Dipl.-Phys. Dr., 6907
Nußloch, DE; Schmidt, Conrad, Dipl.-Phys. Dr., 6901
Gaiberg, DE

54 Verfahren zur Herstellung lotverstärkter Leiterbahnen

Bei diesem Verfahren wird neben einem in additiver Dünnschichttechnik hergestellten Hybridschaltkreis mit einem aus einer Aluminiumschicht (3) bestehenden Leiterbahnnetzwerk geringer Stromtragfähigkeit ein Leiterbahnnetzwerk hoher Stromtragfähigkeit, d. h. ein Leistungsnetzwerk, aufgebracht. Hierzu werden eine Nickel-Chrom-Schicht (4) und darüber eine Kupferschicht (5) gemäß der gewünschten Leiterbahnstruktur über eine Maske aufgedampft, und zwar teilweise überlappend zum Leiterbahnnetzwerk aus Aluminium. Nach der ganzflächigen Bedampfung der Schaltung mit einer Oxidschicht (6), der Temperung, der Beschichtung mit Photolack (7), der Belichtung und Entwicklung sowie Härtung des Photolackes (7) wird die Oxidschicht (8) am Ort der Leiterbahnen weggeätzt, werden die freigelegten kupfernen Leiterbahnen (8) chemisch verzinkt, durch Siebdruck mit Lötpaste (11) bedeckt und durch ein Reflow-Verfahren verlötet. Simultan hierzu können auch Löt pads (9) für den Anschluß diskreter Bauteile (14) gebildet werden. Der so hergestellte Hybridschaltkreis weist sich kreuzende Leiterbahnen, oxidpassivierte Widerstände und Kondensatoren auf und ist gleichzeitig mit Leistungsbauelementen hoher Strombelastung bestückt.



DE 3639604 A1

Patentansprüche

1. Verfahren zur Herstellung lotverstärkter Leiterbahnen mit folgenden Merkmalen:

- a) auf ein mit einem Grundoxid (2) beschichtetes Substrat (1) wird eine Nickel-Chrom-Schicht (4) zur Bildung von Leiterbahnen (8) über eine Maske aufgedampft,
- b) auf die Nickel-Chrom-Schicht (4) wird eine Kupferschicht (5) über eine Maske aufgedampft,
- c) die Schaltung wird mit einer Oxidschicht (6) bedampft,
- d) die Schaltung wird an Luft getempert,
- e) die Schaltung wird mit Photolack (7) beschichtet, über den Leiterbahnen (8) belichtet und entwickelt,
- f) die Photolackschicht (7) wird gehärtet,
- g) die Oxidschicht (6) wird am Ort der Leiterbahnen (8) weggeätzt,
- h) die freigelegten kupfernen Leiterbahnen (8) werden chemisch verzinkt,
- i) die Zinnschicht (10) wird durch Siebdruck mit Lötpaste (11) bedeckt,
- j) die Leiterbahnen (8) werden durch ein Reflow-Verfahren verlötet.

wobei die Merkmale e), f), j) den Oberbegriff und die übrigen Merkmale den kennzeichnenden Teil bilden.

2. Verfahren zur Herstellung lotverstärkter Leiterbahnen mit folgenden Merkmalen:

- a) auf ein mit einem Grundoxid (2) beschichtetes Substrat (1) wird eine Nickel-Chrom-Schicht (4) zur Bildung von Leiterbahnen (8) über eine Maske aufgedampft,
- b) auf die Nickel-Chrom-Schicht (4) wird eine Kupferschicht (5) über eine Maske aufgedampft,
- c) die Schaltung wird mit einer Oxidschicht (6) bedampft,
- d) die Schaltung wird mit Photopolyimid beschichtet, über den Leiterbahnen (8) belichtet und entwickelt,
- e) die Schaltung wird an Luft getempert,
- f) die Oxidschicht (6) wird am Ort der Leiterbahnen (8) weggeätzt,
- g) die freigelegten kupfernen Leiterbahnen (8) werden chemisch verzinkt,
- h) die Zinnschicht (10) wird durch Siebdruck mit Lötpaste (11) bedeckt,
- i) die Leiterbahnen (8) werden durch ein Reflow-Verfahren verlötet.

wobei die Merkmale d), e), i) den Oberbegriff und die übrigen Merkmale den kennzeichnenden Teil bilden.

3. Verfahren nach den Ansprüchen 1 oder 2, dadurch gekennzeichnet, daß simultan mit den Leiterbahnen (8) auch Löt pads (9) für den Anschluß diskreter Bauelemente (14) in gleicher Weise gebildet werden, wobei die Anschlußbeine (13) der Bauteile (14) vor dem Reflow-Verfahren in die Löt paste (11) der Löt pads (9) gedrückt werden.

4. Verfahren nach den Ansprüchen 1 bis 3, dadurch gekennzeichnet, daß das Grundoxid (2) vor dem

Aufdampfen der Nickel-Chrom-Schicht (4) mit einer ein Leiterbahnnetzwerk geringer Stromtragfähigkeit bildenden Aluminiumschicht (3) versehen wird, wobei die Nickel-Chrom-Schicht (4) die Aluminiumschicht (3) stellenweise überlappt.

5. Verfahren nach den Ansprüchen 1 bis 4, dadurch gekennzeichnet, daß die Löt paste (11) in einer Stärke bis zu 200 µm aufgebracht wird.

Beschreibung

Die Erfindung bezieht sich auf ein Verfahren zur Herstellung lotverstärkter Leiterbahnen gemäß dem Oberbegriff der nebengeordneten Ansprüche 1 und 2.

Ein solches Verfahren zur Herstellung lotverstärkter Leiterbahnen ist aus der DE-OS 34 33 251 bekannt. Das bekannte Verfahren besteht vor allem in der Kombination von Dickschichttechnik mit galvanisierter Verstärkung nach erfolgter Photomaskierung und umfaßt die folgenden sieben Schritte: Ganzflächiges Aufbringen einer Kupfer-Deckschicht, negative Photomaskierung, galvanischer Kupferverstärkung, galvanische SnPb-Lötschicht, Entfernen der Photomaske, Abätzen der kupfernen Leitschicht, Reflowbehandlung der Löt schicht. Das bekannte Verfahren ist auf den Fall von reinen Leistungs-Schaltkreisen hoher Stromtragfähigkeit (Leistungsmodulen) beschränkt, bei denen, von einem homogen beschichteten Substrat ausgehend, die Leiterbahnen lokal verstärkt und anschließend die Zwischenräume freigeätzt werden. Dadurch ist jedoch die Herstellung von oxidpassivierten Widerständen und Leiterbahnkreuzungen auf demselben Substrat nicht möglich, so daß das bekannte Verfahren nicht bei Hybridschaltungen in additiver Dünnschichttechnik ein-satzfähig ist.

Der Erfindung liegt davon ausgehend die Aufgabe zugrunde, ein Verfahren zur Herstellung lotverstärkter Leiterbahnen der eingangs genannten Art anzugeben, das zur Integration von strombelasteten Bauelementen auf Substraten mit komplexen Hybridschaltungen in additiver Dünnschichttechnik geeignet ist.

Diese Aufgabe wird alternativ in Verbindung mit den Merkmalen des Oberbegriffes erfindungsgemäß durch die im Kennzeichen des Anspruchs 1 und 2 angegebenen Merkmale gelöst.

Die mit der Erfindung erzielbaren Vorteile bestehen insbesondere darin, daß die Hybridschaltung neben dem aus lotverstärkten Leiterbahnen bestehenden Leistungsnetzwerk hoher Stromtragfähigkeit mit einem weiteren Leiterbahnnetzwerk geringer Stromtragfähigkeit inklusive Leiterbahnkreuzungen, Kondensatoren, und oxidpassivierten Widerständen versehen sein kann. Das bisher für die Passivierung von Dünnschichtnetzwerken und die chemische Verstärkung von NiCr/Ni-Löt- und Bondpads bekannte Doppel-Passivierungsverfahren (siehe DE-OS 34 07 784) kann für die Freilegung von aufgedampften Kupfer-Leiterbahnen und -pads angewendet werden. Dadurch ist kein zusätzlicher Arbeitsschritt im Hybridherstellverfahren notwendig. Es ist vorteilhaft möglich, die aufgedampften kupfernen Leiterbahnen und Pads unter der Oxidschicht bei hohen Temperaturen bis zu ca. 500° zu tempern, um die Haftung zu verbessern, ohne Oxidation oder Korrosion des Kupfers zu riskieren. Durch das vollständige Abätzen der Oxidschicht am Ort des Leistungsnetzwerkes ist eine einfache chemische Verzinnung der Kupferoberfläche möglich. Dadurch ist eine einwandfreie Benetzung und Verlötung des Lotes gewährleistet. Da die freilie-

genden verzinnten Kupfer-Oberflächen durch Siebdruck mit einer relativ dicken Lötsschicht von ca. 200 µm bedeckt werden können, ist eine hohe Stromtragfähigkeit des Leistungsnetzwerkes gewährleistet, d. h., es können Leistungsbaulemente in die Hybridschaltung integriert werden, die mit mehr als 2 A belastet sind. Schließlich ist es von Vorteil, daß die Verlotung der verstärkten Kupfer-Leiterbahnen simultan mit der Verlotung der diskreten Bauteile auf den Lötspads erfolgen kann.

Vorteilhafte Ausgestaltungen der Erfindung sind in den Unteransprüchen gekennzeichnet.

Die Erfindung wird nachstehend anhand des in den Zeichnungen dargestellten Ausführungsbeispiels erläutert. Es zeigen

Fig. 1 bis 11 die einzelnen Schritte des Verfahrens zur Herstellung lotverstärkter Leiterbahnen,

Fig. 12 eine Aufsicht auf einen Ausschnitt der Schaltung.

In den Fig. 1 bis 11 sind die einzelnen Schritte des Verfahrens zur Herstellung lotverstärkter Leiterbahnen dargestellt. Aus der Fig. 1 ist zu erkennen, daß auf ein Substrat 1 (Keramik- oder Glassubstrat) ganzflächig eine Grundoxidschicht 2 aufgebracht ist. Dies erfolgt mittels Sputtern oder Aufdampfen (bekannt z. B. aus Hanke/Fabian, Technologie elektronischer Baugruppen, VEB-Verlag Technik, Berlin, 3. Auflage 1975/1982, Seite 76 bis 81). Als Material für die Grundoxidschicht 2 dient beispielsweise Al_2O_3 .

In additiver Dünnschichttechnik wird anschließend zur Bildung eines Hybrid-Schaltkreises eine Aluminiumschicht 3 als Leiterbahnnetzwerk durch Masken aufgedampft, wie in Fig. 2 gezeigt. Dieses Leiterbahnnetzwerk mit einer Schichtdicke von ca. 1 µm weist eine geringe Stromtragfähigkeit auf und dient z. B. zur Verbindung von in additiver Dünnschichttechnik hergestellten Kondensatoren und oxidpassivierten Widerständen, wobei auch Leiterbahnkreuzungen realisierbar sind.

Danach erfolgt in einem weiteren Verfahrensschritt das Aufdampfen einer Nickel-Chrom-Schicht 4 durch Masken, wie in Fig. 3 dargestellt. Die Nickel-Chrom-Schicht 4 bildet den Haftgrund eines Leiterbahnnetzwerkes hoher Stromtragfähigkeit, welches unabhängig vom Leiterbahnnetzwerk geringer Stromtragfähigkeit verläuft, jedoch teilweise durch Überlappung der Bahnen an den Hybrid angeschlossen wird. In der Fig. 3 ist die teilweise Überlappung der Aluminiumschicht 3 durch die Nickel-Chrom-Schicht 4 gezeigt. Des weiteren bildet die Nickel-Chrom-Schicht 4 den Haftgrund von Lötspads, d. h., von Lötanschlüssen für diskrete Bauteile.

Hieran schließt sich ein in Fig. 4 gezeigter weiterer Aufdampfprozeß über Masken an, bei dem eine Kupferschicht 5 auf die Nickel-Chrom-Schicht 4 aufgebracht wird.

Die Leiterbahnen aus Aluminium und Kupfer sowie Lötspads aus Kupfer aufweisende Gesamt-Schaltung wird darauf im Vakuum mit einer Oxidschicht 6 bedampft und somit gegen Oxidation und Korrosion geschützt (Passivierung), wie in Fig. 5 dargestellt. Als Material für diese Oxidpassivierung kann Aluminiumoxid oder Glas verwendet werden.

Nachfolgend wird die Schaltung an Luft bei beliebiger Temperatur bis maximal 500° getempert. Wegen der aufgetragenen Oxidschicht 6 können das darunterliegende Leiterbahnnetzwerk sowie die Lötspads bei hohen Temperaturen getempert werden, um die Haftung zu verbessern, ohne Oxidation oder Korrosion der Kup-

ferschicht 5 zu riskieren. Im Anschluß daran wird eine Photolackschicht 7 auf die Schaltung aufgebracht, wie in Fig. 6 gezeigt (Lackpassivierung). Die Photolackschicht 7 wird mittels Photomaske simultan über den Leiterbahnen des Leiterbahnnetzwerkes und den Lötspads belichtet und mittels einer darauffolgenden Entwicklung am Ort des Leiterbahnnetzwerkes hoher Stromtragfähigkeit photolithographisch freigelegt. Es werden also in der Photolackschicht 7 an denjenigen Stellen Öffnungen erzeugt, an denen die darunterliegende Oxidschicht 6 in einem späteren Verfahrensschritt entfernt werden soll.

Nach der Entwicklung ergibt sich die in Fig. 7 gezeigte Schaltungsstruktur, bei der die Photolackschicht 7 mit Öffnungen zur Bildung des Leistungsnetzwerkes versehen ist. Das Leistungsnetzwerk weist Leiterbahnen 8 und Lötspads 9 auf.

Darauf wird die Photolackschicht 7 bei Temperaturen um 220°C gehärtet. Anschließend wird die Kupferschicht 5 am Ort der Leiterbahnen 8 und Lötspads 9 durch Ätzung der Oxidschicht 6 freigelegt (Oxidätzung), so daß sich die in Fig. 8 dargestellte Schaltungsstruktur ergibt. Die anorganische Schutzschicht, d. h., die Oxidschicht 6 mit darüberliegender gehärteter Photolackschicht 7 dient als Passivierungsschicht, wobei die Kontaktflächen jeweils freigelegt sind. Durch die Passivierungsschichtfolge ist ein Schutz der Schaltung vor Oxidation, Korrosion, Wasserdampfdiffusion, mechanischer Beschädigung und chemischen Bädern gewährleistet.

Danach wird die freigelegte Kupferschicht 5 am Ort der Leiterbahnen 8 und Lötspads 9 simultan chemisch verzinkt. Es ergibt sich die in Fig. 9 gezeigte Schaltungsstruktur mit der Zinnschicht 10. Durch die in einfacher Weise durchführbare chemische Verzinnung der Kupferoberfläche wird eine einwandfreie Vernetzung und Verlotung des noch aufzubringenden Lotes gewährleistet.

Im Anschluß an die Verzinnung werden die frei liegenden, mit der Zinnschicht 10 bedeckten Leiterbahnen 8 und Lötspads 9 durch Siebdruck mit einer relativ dicken, bis zu 200 µm starken Lötspaste 11 versehen, wie in Fig. 10 dargestellt. Die Lötspaste besteht aus pulverisiertem Lot und Flußmittel (Suspension).

Nachfolgend werden die Anschlußbeine der Bauteile in die Lötspaste 11 der Lötspads 9 gedrückt und durch die Haftwirkung der Lötspaste gehalten. Die mit Lötspaste 11 beschichteten Leiterbahnen 8 des Leistungsnetzwerkes sowie die Lötspads werden danach simultan durch ein Reflow-Verfahren (Aufschmelzlöten, z. B. in einem Durchlaufofen) verlötet, wobei die gehärtete Photolackschicht 7 als Lötstopmaske dient. Durch die gehärtete Photolackschicht 7 wird verhindert, daß enge Leiterbahnabstände während des Lötvorganges durch Lötbrücken zusammenwachsen. Während des Lötprozesses werden die Zinnschicht 10 sowie die Lötspaste 11 aufgeschmolzen und örtlich begrenzt miteinander verbunden. Nach Beendigung des Lötprozesses ergibt sich die in Fig. 11 dargestellte Schaltungsstruktur mit einer Lötsschicht 12 in den Leiterbahnen 8 und Lötspads 9 des Leistungsnetzwerkes. Im Lötspad 9 ist ein Anschlußbein 13 eines diskreten Bauteils 14, z. B. eines Leistungstransistors oder -thyristors, zu erkennen.

Bei einer Variante des beschriebenen Verfahrens zur Herstellung lotverstärkter Leiterbahnen wird eine Photopolyimidschicht anstelle einer Photolackschicht 7 verwendet. Bei dieser Variante wird die Photopolyimidschicht direkt nach dem Aufdampfen der Oxidschicht 6 aufgebracht. Nach Belichtung und Entwicklung der Photopolyimidschicht folgt der Temperprozeß bei Tem-

peraturen bis maximal 500°C, d. h., gleichzeitig mit der Temperung der Kupferschicht 5 wird auch die Photopolyimidschicht gehärtet. Es entfällt demnach vorteilhaft der bei Verwendung einer Photolackschicht 7 notwendige eigene Härtingsprozeß bei 220°C. Die sich anschließende Ätzung der Oxidschicht 6 sowie der weitere Verfahrensablauf erfolgen wie vorstehend beschrieben.

Ein zusätzlicher Vorteil bei Verwendung der Photopolyimidschicht besteht darin, daß bei der Lötpaste 11 auch hochschmelzende Lote mit einer Schmelztemperatur bis zu 400°C Anwendung finden können.

In Fig. 12 ist eine Aufsicht auf einen Ausschnitt der Schaltung dargestellt. Bei Schnitt der Aufsicht längs der Schnittlinie A-A ergibt sich die in Fig. 11 gezeigte Struktur. Im einzelnen sind die mit der Lotschicht 12 versehenen Leiterbahnen 8, der mit der Lotschicht 12 versehene Lötpad 9, das mit seinem Anschlußbein 13 im Lötpad 9 verlötete diskrete Bauteil 14 sowie die Photolackschicht 7 zu erkennen.

20

25

30

35

40

45

50

55

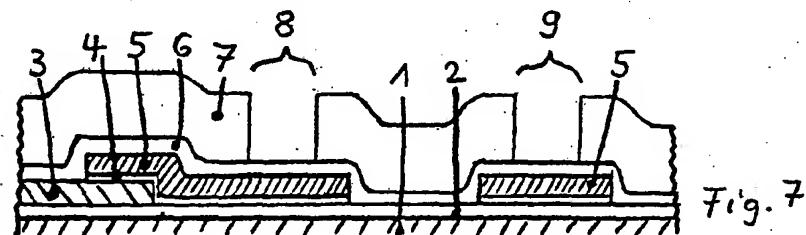
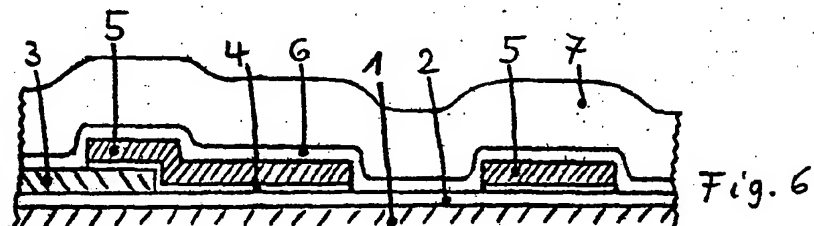
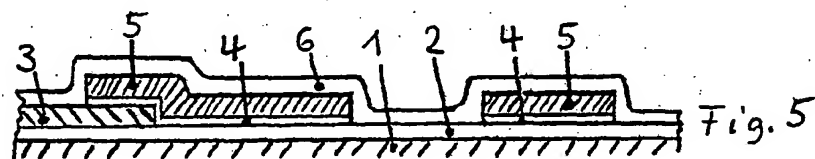
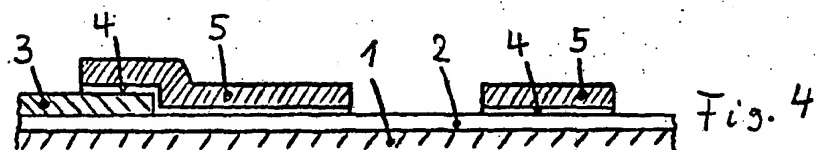
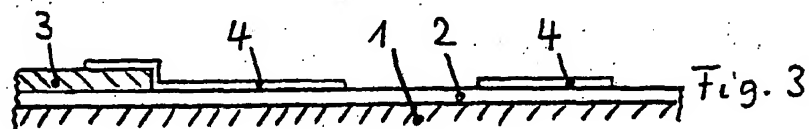
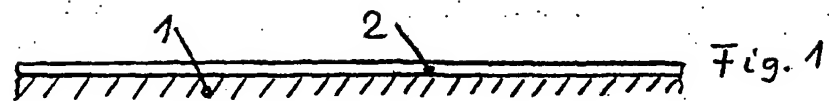
60

65

3639604

Nummer:
Int. Cl.4:
Anmeld tag:
Offenlegungstag:

3639 604
H 05 K 3/18
20. November 1986
26. Mai 1988



3639604

